

PATENT ABSTRACTS OF JAPAN

(11) Publication number : **04-194823**
 (43) Date of publication of application : **14.07.1992**

(51) Int.CI.

G02F 1/136
 G02F 1/1333
 G02F 1/1343
 H01L 27/12
 H01L 29/784

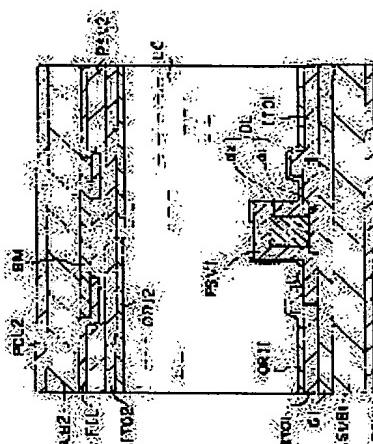
(21) Application number : **02-319834**(71) Applicant : **HITACHI LTD**(22) Date of filing : **22.11.1990**(72) Inventor : **ONO KIKUO
KONISHI NOBUTAKE**

(54) LIQUID CRYSTAL DISPLAY DEVICE AND MANUFACTURE THEREOF

(57) Abstract:

PURPOSE: To reduce production of a point defect by forming a first insulating film with a given thickness on an image signal line having a given thickness and forming a clear picture element electrode, being not present on an area occupied by an image signal line on the first insulating film deposited on the image signal line, on the first insulating film.

CONSTITUTION: A liquid crystal orientation film ORI 1, a film transistor TFT, and a clear picture element electrode ITO 1 are formed on the lower clear glass substrate SUB 1 side on a basis of a liquid crystal layer LC. Below the substrate SUB 1, an orientation film ORI 2, a color filter FIL, and a black matrix pattern BM for light shield are formed on the polarizing sheet POL 1 and the upper substrate SUB 2 side, and a sheet POL 2 is formed on the substrate SUB 2. In sectional structure, a layer comprising a common electrode ITO 2, protection films PSV 1 and PSV 2, and an insulating film GI is formed. An image signal line DL formed of first and second conduction films d1 and d2 is formed on the insulating film GI. The protection film PSV 1 is formed thereon, and the electrode ITO 1 is formed after formation of the structure. Thus, two differences in a stage of an image signal line are produced between the adjoining electrodes ITO 1 and no point defect is produced.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of

⑯ 日本国特許庁 (JP)

⑩ 特許出願公開

⑫ 公開特許公報 (A)

平4-194823

⑮ Int. Cl. 5

G 02 F 1/136
1/1333
1/1343
H 01 L 27/12
29/784

識別記号

5 0 0
5 0 5

序内整理番号

9018-2K
8806-2K
9018-2K
7514-4M

⑭ 公開 平成4年(1992)7月14日

9056-4M H 01 L 29/78 3 1 1 A
審査請求 未請求 請求項の数 16 (全13頁)

⑯ 発明の名称 液晶表示装置及びその製造方法

⑪ 特 願 平2-319834

⑪ 出 願 平2(1990)11月22日

⑯ 発 明 者 小野 記久雄 茨城県日立市久慈町4026番地 株式会社日立製作所日立研究所内
⑯ 発 明 者 小西 信武 茨城県日立市久慈町4026番地 株式会社日立製作所日立研究所内
⑯ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地
⑯ 代 理 人 弁理士 鵜沼 辰之 外3名

明 細 書

直。

1. 発明の名称

液晶表示装置及びその製造方法

2. 特許請求の範囲

1. 1つの走査信号線と1つ映像信号線の交点に薄膜トランジスタを形成し、前記走査信号線は薄膜トランジスタのゲート電極に接触され、前記映像信号線は薄膜トランジスタのドレイン電極に接触され、前記薄膜トランジスタのソース電極に接触された画素電極によって液晶を駆動する機能を有する単位画素を透明基板上にマトリスク状に形成した液晶表示装置の製造方法に於いて、映像信号線、映像信号線上に堆積される第一の絶縁膜及び第一の絶縁膜上に形成される透明な画素電極の形成順序は、映像信号線、第一の絶縁膜、透明な画素電極であることを特徴とする液晶表示装置の製造方法。

2. 請求項1に於いて、映像信号線が3000A以上

3. 1つの走査信号線と1つ映像信号線の交点に薄膜トランジスタを形成し、前記走査信号線は薄膜トランジスタのゲート電極に接触され、前記映像信号線は薄膜トランジスタのドレイン電極に接触され、前記薄膜トランジスタのソース電極に接触された画素電極によって液晶を駆動する機能を有する単位画素を透明基板上にマトリスク状に形成した液晶表示装置の製造方法に於いて、映像信号線、映像信号線上に堆積される第一の絶縁膜及び第一の絶縁膜上に形成される透明な画素電極の形成順序は、映像信号線、第一の絶縁膜、透明な画素電極であることを特徴とする液晶表示装置の製造方法。

4. 1つの走査信号線と1つ映像信号線の交点に薄膜トランジスタを形成し、前記走査信号線は薄膜トランジスタのゲート電極に接触され、前記映像信号線は薄膜トランジスタのドレイン電極に接触され、前記薄膜トランジスタのソース電極に接触された画素電極によって液晶を駆動

する機能を有する単位画素を透明基板上にマトリスク状に形成した液晶表示装置において、所定の厚さを持つ映像信号線に所定の厚さの第一の絶縁膜が形成され、透明な画素電極は前記映像信号線上に堆積された前記第一の絶縁膜上の前記映像信号線の占有する面積上以外の少なくとも前記第一の絶縁膜上をエッティング除去された領域に形成されていることを特徴とする液晶表示装置。

5. 請求項4において、透明な画素電極は前記映像信号線上に堆積された前記第一の絶縁膜上の前記映像信号線の占有する面積上以外の前記第一の絶縁膜上をエッティング除去された領域にのみ形成されていることを特徴とする液晶表示装置。

6. 請求項4又は5に於いて、その一部を除去される第1の絶縁膜が3000Å以上の厚さを持つことを特徴とする液晶表示装置。

7. 請求項4又は5に於いて、映像信号線とその一部を除去される第一の絶縁膜がともに300

Åの厚さを持つことを特徴とする液晶表示装置。

8. 請求項4又は5に於いて、その一部を除去される第1の絶縁膜が3000Å以上の厚さを持つことを特徴とする液晶表示装置。

9. 請求項4又は5に於いて、映像信号線とその一部を除去される第一の絶縁膜がともに300

Å以上の厚さを持つことを特徴とする液晶表示装置。

10. 1つの走査信号線と1つ映像信号線の交点に薄膜トランジスタを形成し、前記走査信号線は薄膜トランジスタのゲート電極に接触され、前記映像信号線は薄膜トランジスタのドレイン電極に接触され、前記走査電極材料を陽極酸化して形成した陽極酸化膜の少なくとも一つの段差以外に形成され、前記画素電極上で光の透過する開口領域以外の部分に薄膜トランジスタのゲート絶縁膜を設けたことを特徴とする液晶表示装置。

11. 1つの走査信号線と1つ映像信号線の交点に

製造工程中に、他の絶縁膜の製造工程を含まない工程で製造されることを特徴とする液晶表示装置の製造方法。

12. 請求項8又は9に於いて、保持容量を形成する上部及び下部電極は共に不透明の電極材料で形成されたことを特徴とする液晶表示装置。

13. 請求項8又は9に於いて、前記走査信号線と前記陽極酸化膜の厚さの総和が3000Å以上であることを特徴とする液晶表示装置。

14. 1つの走査信号線と1つ映像信号線の交点に薄膜トランジスタを形成し、前記走査信号線は薄膜トランジスタのゲート電極に接触され、前記映像信号線は薄膜トランジスタのドレイン電極に接触され、前記薄膜トランジスタのソース電極に接触された画素電極によって液晶を駆動する機能を有する単位画素を透明基板上にマトリスク状に形成した液晶表示装置において、複数本存在する走査信号線の第1番目と最終番目を除く前記走査信号線を平面上で垂直方向の断面構造にて、前記第1番目と最終番目を除く前記走査信号線に対して隣合う画素電極が、前記走査電極材料を陽極酸化して形成した陽極酸化膜の少なくとも一つの段差以外に形成され、前記画素電極上で光の透過する開口領域以外の部分に薄膜トランジスタのゲート絶縁膜を設けたことを特徴とする液晶表示装置。

15. 走査信号線、走査信号線上に形成される陽極酸化膜、ソース電極に接触される画素電極形成順序は、走査信号線、陽極酸化膜、画素電極形成の順序に製造され、陽極酸化膜と画素電極の

数本存在する映像信号線の第1番目と最終番目を除く前記映像信号線を平面上で垂直方向の断面構造にて、前記第1番目と最終番目を除く前記映像信号線に対して隣合う画素電極が、隣合う画素の一方が透明基板あるいは第一の絶縁膜上に形成され、他方の画素電極との平面上のほぼ中間位置に形成された映像信号線が前記第一の絶縁膜上に形成され、前記他方の画素電極が前記映像信号線上に形成された第2の絶縁膜上に形成されたことを特徴とする液晶表示装置。

15. 請求項14において、前記画素電極が映像信号線上以外の部分に形成されることを特徴とする液晶表示装置。

16. 請求項14において、複数本存在する走査信号線の第1番目と最終番目を除く前記走査信号線を平面上で垂直方向の断面構造にて、前記第1番目と最終番目を除く前記走査信号線に対して隣合う画素電極が、隣合う画素の一方が透明基板あるいは第一の絶縁膜上に形成され、他方の画素電極との平面上のほぼ中間位置に形成さ

る。このような用途として、アクティブマトリクス液晶表示装置は製造工程が複雑であるため、短絡不良等が発生しやすく、またこれらの不良は画像として容易に認識できるため、これらの不良低減が可能な技術が要求されている。

点欠陥の原因として最も多いものは、透明なインジウムスズ酸化物ITOで形成された表示を行なう画素電極がホト工程でのレジスト残りやエッチング工程でのエッチング不良等で加工残りが、画素電極ITOと映像信号を外部駆動回路から供給する映像信号線(ドレイン線)あるいは隣合う画素電極ITO同士が電気的短絡を生じる不良である。

上記前者の従来技術を用いたTFT液晶ディスプレイの断面構造を第2図に示す。同図(a)は映像信号線に対して平面上で隣合う画素電極に対して映像信号線(ドレイン線)DLに垂直線上に切った断面図、同図(b)は走査信号線GLに対して平面上で隣合う画素電極ITOに対して走査信号線GL(ゲート線)に垂直線上に切った断面

れた走査信号線が前記第一の絶縁膜上に形成され、前記他方の画素電極が前記走査信号線上に形成された第2の絶縁膜上に形成されたことを特徴とする液晶表示装置。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、液晶表示装置、特に、薄膜トランジスタ及び画素電極で画素を構成するアクティブマトリクス方式の液晶表示装置及びその製造方法に関するものである。

(従来の技術)

TFT(薄膜トランジスタ)を搭載したアクティブマトリクス構成の液晶表示装置に関しては、例えば、1989年、電子通信学会技術研究報告(E89-32)項41や特開昭62-47621号公報がある。

(発明が解決しようとする課題)

TFT液晶表示装置は、小型低消費電力のディスプレイ装置として、主としてマイクロコンピュータシステムにおけるモニター等に用いられている。

図である。

この技術を用いた場合、画素電極ITOと映像信号線DLの短絡については絶縁膜GIで分離されており、この点での不良対策は行われている。しかしながら、同図中の映像信号線DLに対し、長さsの間けきを持って形成された隣合う画素電極間ITOの短絡について、及び走査信号線GLに対し長さsgの間けきを持って形成された隣合う画素電極間ITOの短絡については同一平面上に形成されているため依然として不良の発生が多い。もちろん、Lo、Lgを大きくしていくとこの不良率はポアソン分布統計に従い、Lo、Lgに対して指数的に低下するが、このことは光の通過する開口率を著しく低下させ、好ましくない。

また、特開昭62-47621号公報の技術は、半導体膜と画素電極の重複部位に絶縁膜を介在させ且つソース・ドレイン電極と半導体層の間にリンドープのアモルファシリコン層を介在させたものである。この従来例は映像信号線下部に画素電極が設けられ、また前記重複構造により、上記

従来技術と同様の欠点を有していた。

本発明の目的は、液晶表示装置において、液晶表示装置の画素が不良となる点欠陥を低減するこ

とが可能な技術を提供する。

【課題を解決するための手段】

本願において開示される発明は、次の二つの手

段によつて達成される。第一番目は、先に所定の

厚さを持つ映像信号線を形成し、次に前記映像

信号線上に絶縁膜を被覆し、その後 TFTO を堆積、

加工する。あるいは、先に所定の厚さを持つ走査

信号線を形成し、次に前記走査信号線上の電

極材料を陽極酸化して形成した陽極酸化膜を形成

し、その後 TFTO を堆積、加工する。第二番目は、

映像信号線に沿つて形成される隣合う画素電極 I

TFTO を同一平面上に形成せず、映像信号線の垂直

方向の同一平面上の画素電極 I TFTO 間の距離 L

隣合う映像信号線の距離より大きくなる。

本発明は、1つの走査信号線と1つ

映像信号線の交点に薄膜トランジスタを形成し、

前記走査信号線は薄膜トランジスタのゲート電極

である。

また、本発明は、1つの走査信号線と1つ映像

信号線の交点に薄膜トランジスタを形成し、前記

走査信号線は薄膜トランジスタのゲート電極に接

触され、前記映像信号線は薄膜トランジスタのド

レイン電極に接触され、前記薄膜トランジスタの

ソース電極に接觸された画素電極によって液晶を

駆動する機能を有する単位画素を透明基板上にマ

トリスク状に形成した液晶表示装置において、所

の厚さを持つ映像信号線上に所定の厚さの第一

の絶縁膜が形成され、透明な画素電極は前記映像

信号線上に堆積された前記第一の絶縁膜上の前記映像

信号線の占有する面積上には存在せず少なくとも

隣接する前記映像信号線の占有する面積上には存

在せぬ。

前記映像信号線は薄膜トランジスタのドレイン電極に接觸され、前記薄膜トランジスタのソース電極に接觸された画素電極によって液晶を駆動する機能を有する単位画素を透明基板上にマ

トリスク状に形成した液晶表示装置において、所定の厚さを持つ映像信号線上に所定の厚さの第

一の絶縁膜が形成され、透明な画素電極は前記映像

信号線上に堆積された前記第一の絶縁膜上の前記

第一の絶縁膜上に形成されているものである。こ

れで、映像信号線が 300.0 A 以上の厚さを持つ

光の透過する開口領域に薄膜トランジスタのゲート絶縁膜が存在しないことを特徴とするものである。

また、本発明は、1つの走査信号線と1つ映像信号線を除く平面

走査信号線は薄膜トランジスタのゲート電極に接觸され、前記薄膜トランジスタのドレイン電極に接觸された画素電極によって液晶を駆動する機能を有する単位画素を透明基板上にマトリクス状に形成した液晶表示装置において複数本存する走査信号線の第1番目と最終番目を除く前記走査信号線を平面上で垂直方向の断面構

造にて、前記第1番目と最終番目を除く前記走査信号線に対して隣合う透明な画素電極が、前記走査信号線を隔離化して形成した隔離化膜上に存在せず、前記画素電極上で光の透過する開口

領域に薄膜トランジスタのゲート絶縁膜が存在しないことを特徴とするものである。

また、本発明は、走査信号線、隔離化膜、画

素電極形成順序は、走査信号線、隔離化膜、画素電極形成の順序に製造され、隔離化膜と画素電極の製造工程中に、他の絶縁膜の製造工程を含

示装置の製造方法の製造方法である。

前記表示装置に於いて、保持容量を形成する上部及び下部電極は共に不透明の電極材料で形成されたものがよい。また、保持容量を形成する上部電極は画素電極で形成されたものがよい。また、

前記走査信号線と前記隔離化膜の厚さの総和が3000A以上であるものがよい。

また、本発明は、1つの走査信号線と1つ映像

信号線の交点に薄膜トランジスタを形成し、前記

走査信号線は薄膜トランジスタのゲート電極に接觸され、前記映像信号線は薄膜トランジスタのド

レイン電極に接觸され、前記薄膜トランジスタのソース電極に接觸された画素電極によって液晶を駆動する機能を有する単位画素を透明基板上にマ

トリクス状に形成した液晶表示装置において複数本存する映像信号線の第1番目と最終番目を

除く前記映像信号線を平面上で垂直方向の断面構

上記した手段1は、本発明者が段差に対するI

T/Oのステップカバレッジを実験した結果に基く。第3回にその実験結果を示す。縦軸は段差でのI

T/Oの切断率で横軸は其GLOX値すべき段差で

ある。段差が1000A以下では切断率はほぼ0%と小さいが3000A以上で急増し、4000

A以上では90%以上の切断率となる。この実験結果を基にするならば、上記手段1の様に、まず

所定の厚さ(3000A以上が望ましい)の映像信号線あるいは走査信号線を形成し、絶縁膜を被覆しあるいは前記走査信号線の電極材料を隔離化

し、その後にITOを堆積、加工すれば、たとえ隣合う画素電極ITO間にエッチング不良等によ

りITOが残ったとしても、段差でITOが切断され短絡不良は低減する。

上記手段2は、映像信号線の垂直方向の画素電極ITO間の距離が、隣合う映像信号線の距離よりも大きいため、距離に対するポアソン分布統計に従い短絡不良は著しく低減する。

【作用】
【実施例】

【参考文献】
【出願日】
【公報日】

いる。画素電極ITO1は前記構造形成後に形成される。従って、隣合う画素電極ITO1間には段差が4000Å以上の保護膜PSV1の加工段差が2カ所、映像信号線の段差が2カ所ある。点欠陥を誘因する隣合う長さLの間隙に画素電極ITO1が残膜として残ったとしても、上記4箇所の段差により第3回実験データに従い断線されることはなく、大抵は生じない。第1回の断面構造及びこの記述において映像信号線DLを挟んで隣合う2つの画素電極ITO1間の段差(保護膜PSV1及び映像信号線DLによる)は共に3000(Å)と設定されているが、本実施例においては映像信号線DLは3000(Å)以下でも本発明の効果は達成される可能性がある。

(実施例3)

本発明の実施例3であるアクティブラトリックス

方式の液晶表示装置の液晶表示部の1画素の走査信号線の平面構造で垂直線上を切断した断面を第9回図で示す。

本実施例の特徴は第9回の断面構造にある。走

査信号線GL上には走査信号線即ちゲート電極GTは電極材料である。例えば、アルミニウム(Au)、タンタル(Ta)等の金属で形成される。前記金属は陽極酸化膜AO、即ち、アルミナ絶縁膜、Si酸化タンタル絶縁膜を形成する。画素電極ITO1は前記構造形成後に形成される。その後、絶縁膜GIを形成する。絶縁膜GI上には第1導電膜d1及び第2導電膜d2の積層構造で形成された映像信号線DLがある。従って、走査信号線GLに対して、隣合う画素電極ITO1間には走査信号線GLとその陽極酸化膜AOの差があり、段差が3000Å以上の場合は上記段差により第3回実験データに従い断線され走査信号線GLに対して隣合う画素電極間の電気的短絡による点欠陥は生じない。この場合の保持容量Cadの上部電極は映像信号線DLと同様な工程で形成された第1導電膜d1、第2導電膜d2で形成される。

本実施例の別な特徴は、絶縁膜GIが光の透過する画素電極ITO1上(第9回のJの示す領域)に存在していないことである。もちろん、第

方式の液晶表示装置の液晶表示部の1画素の走査信号線の平面構造で垂直線上を切断した断面を第10回図で示す。

差されている。画素電極ITO1上の絶縁は表示品質上の不良である残像に影響を与える。画素電

極PSV1が存在すると、GIとPSV1の間に電荷が蓄積され残像が大きくなる。日本発明GSD極ITO1で形成される際して、保持容量Cadとの絶縁膜GIと共に別な工程で形成された絶縁膜GIとPSV1との間に電荷が蓄積され残像が大きくなる。

では画素電極ITO1上に絶縁膜GIがないので残像が低減できる。また、画素電極ITO1

上に一旦堆積された絶縁膜GIは薄膜トランジス

トTFTのゲート絶縁膜として使用されるので保

持容量PSV1より薄膜トランジストの安定化のた

めに形成温度が高い。そのため、絶縁膜GIに含

まれる水素のために光の透過する面上の画素電極

ITO1表面が還元され透過率が低下する。その

ため、画素電極ITO1上の光の透過する領域の

絶縁膜GIを除去することにより、その除去工程

で還元された画素電極ITO1の表面を除去する

ことは透過率の高い液晶表示装置を実現できる。

(実施例4)

日本発明の実施例4であるアクティブラトリックス

方式の液晶表示装置の液晶表示部の1画素の走査

信号線の平面構造で垂直線上を切断した断面を第10回図で示す。

この場合の保持容量Cadの上部電極は画素電

極PSV1で形成される際して、保持容量Cad

との絶縁膜が走査信号線GLの材料を陽極酸化さ

れた陽極酸化膜AOのみで構成されているため少

ない平面上の面積で保持容量Cadを形成でき

るため、実施例4に比べて開口率を大きくでき、

明るい画面表示ができると言え特徴を持つ。

本実施例の別な特徴も実施例3と同様に、絶縁

膜GIが光の透過する画素電極ITO1上(第9

回のJの示す領域)に存在していないことであ

る。もちろん、第1の導電膜はJの領域で画素

電極ITO1と接触している。画素電極ITO1

上の絶縁は表示品質上の不良である残像に影響

を与える。画素電極ITO1に別の工程で形成さ

れた絶縁膜GIと保護膜PSV1が存在すると、

GIとPSV1の界面に電荷が蓄積され残像が大

きくなる。本発明では画素電極ITO1上に絶縁膜GIがないので残像不良が低減できる。また、画素電極ITO1上に一旦堆積された絶縁膜GIは、~~は電極GとランジGとの間に~~絶縁膜として~~は電極GとランジGとの間に~~使用されるので保護膜PSV1より薄膜ランジV2を用いて電気的に绝缘されていると共に、走査信号線GIと隣合う画素電極ITO1及びITO2がそれぞれ絶縁膜GI、保護膜PSV1、用いて電気的に绝缘されている。従って、例えば、同一平面上(同一絶縁膜GIあるいは保護膜PSV1上)にある画素電極ITO1あるいはITO2の間の距離は、~~は電極GとランジGとの間に~~走査信号線GIと隣合う画素電極ITO1及びITO2の間の距離より大きくなる。

(実施例5)
本実施例5は、前記液晶表示装置の液晶表示部の構成

ように、映像信号線DLに直角方向線上の断面構造に直角方向線上の断面構造において、映像信号線DL、隣合う画素電極ITO1及びITO1と隣合う画素電極ITO2との間に形成された絶縁膜GIは保護膜PSV1、PSV2を用いて電気的に绝缘されていると共に、走査信号線GIと隣合う画素電極ITO1及びITO2がそれぞれ絶縁膜GI、保護膜PSV1、用いて電気的に绝缘されている。従って、例えば、同一平面上(同一絶縁膜GIあるいは保護膜PSV1上)にある画素電極ITO1あるいはITO2の間の距離は、~~は電極GとランジGとの間に~~走査信号線GIと隣合う画素電極ITO1及びITO2の間の距離より大きくなる。

このように構成される画素は、同一平面上の画

素電極間の距離が大きくなるので、点欠陥不良に対する歩留Y_aはボアソン分布統計を用いた次の指教式に従い著しく向上することができる。

$$Y_a = e^{-\rho} \times e^{(-D \cdot L_0 / L_n)} \times 100 (\%)$$

この点欠陥を低減した。本発明の他の実施例である液晶表示部の液晶表示

のI-I切断線で切った断面を第12図に示す。場合の点欠陥不良率、L₀は同じく第2図の隣合

画素電極間の距離で、Sは本実施例の同一平面

上の画素電極間の距離を示す。

無対策の場合の映像信号線を挟んで形成された画

素電極間の距離不良が、映像信号線に保護膜を被

せた後に形成された映像信号線や保護膜の段差に

距離を110(μm)、走査信号線線数480

により、また、無対策の場合の走査信号線を挟んで

第2図の従来構造での隣合う画素電極間の距離L₀は走査信号線材料を陽極酸化して形成された陽極

に走査信号線と垂直方向で隣合う画素電極ITO間の距離が隣合う映像信号線間の距離より大きくなるため、点欠陥を著しく低減させるという効果がある。

第2図の従来構造での隣合う画素電極間の距離L₀は走査信号線と垂直方向で隣合う画素電極ITO間の距離が隣合う映像信号線間の距離より大きくなるため、点欠陥を著しく低減させるという効果がある。

以上説明したように、本発明の実施例によれば、

クティブマトリクス方式の液晶表示装置の液晶表

示装置の構成は、それぞれ94%、97%と従来構造に比べて著しく向上することができる。

第1図は本発明の実施例1であるアクティブマ

トリクス方式の液晶表示装置の液晶表示部の1画

素を要部断面図であり、本図は第4図の要部平面

構成を示す。本図は第4図の要部平面構成G1に対しても、同一平面の隣合う距離は隣合

画素電極ITO間の距離が隣合う映像信号線

の距離より大きいので点欠陥をさらに減少する効果を持つ。

第2図は第4図の要部平面構成G1に対しても、同一平面の隣合う距離は隣合

画素電極ITO間の距離より大きいので点欠陥をさら

に低減できるという特徴を持つ。

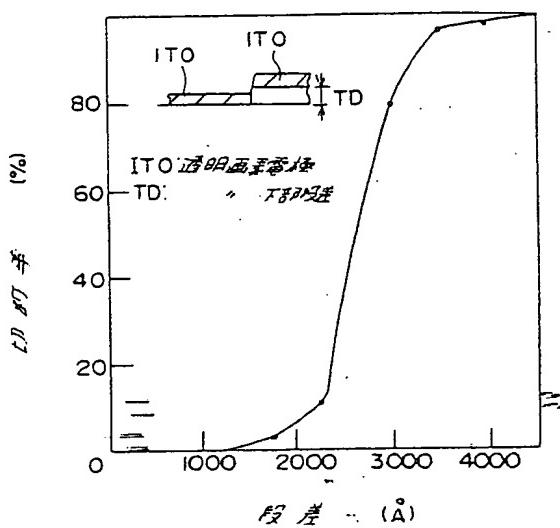
以上説明したように、本発明の実施例によれば、

クティブマトリクス方式の液晶表示装置の液晶表

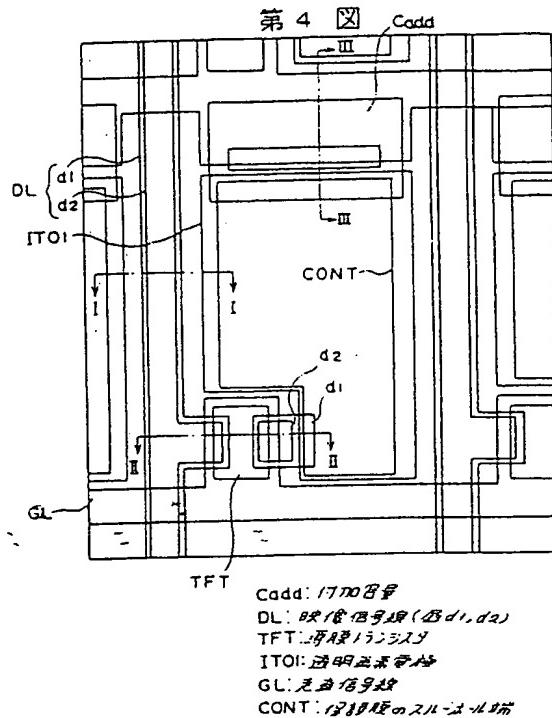
示装置の構成は、それぞれ94%、97%と従来構造に比べて著しく向上することができる。

第3図はインジウムスズ酸化物の段差に対

第3図



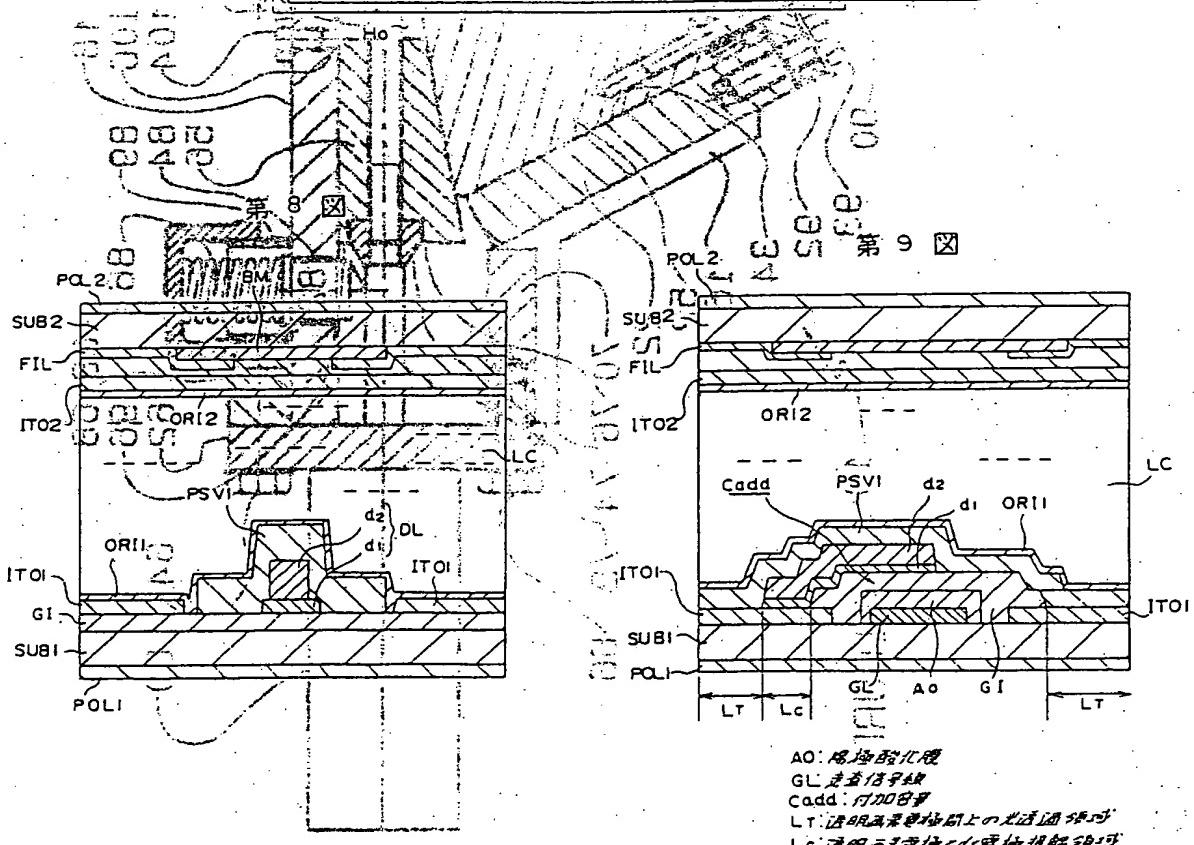
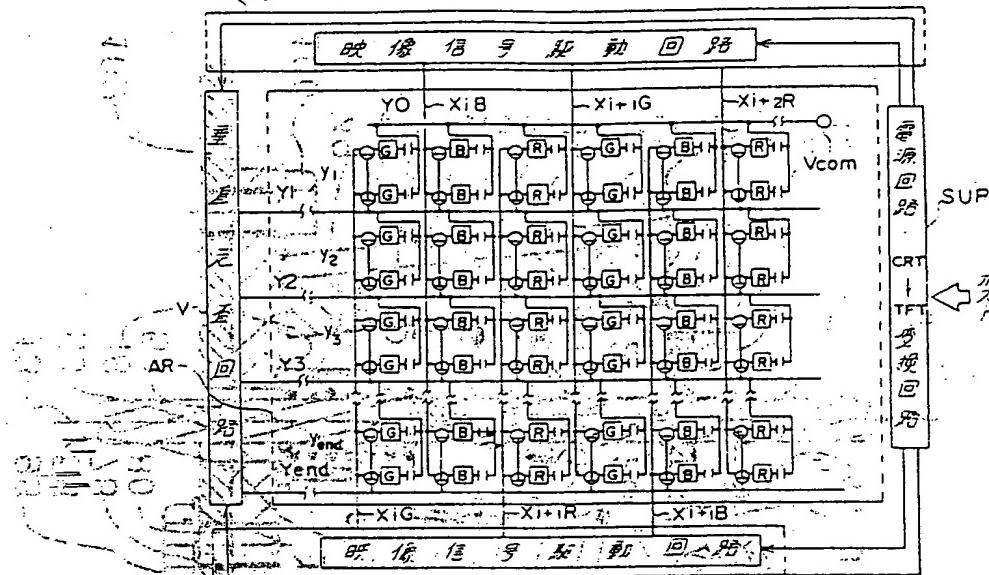
第4図



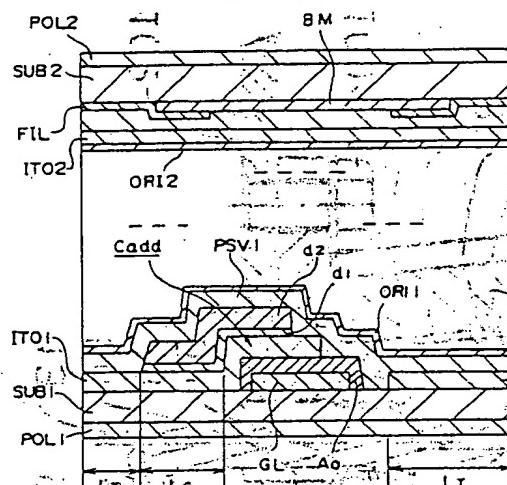
第5図

POL2: POLY2
 SUB2: 上部ガラス基板
 PSV2: カラーフィルタ
 FIL: フォトマスク
 ITO2: 上部ITO
 ORI2: 上部ORI
 ORII: 下部ORI
 LC: 液晶
 ITO1: 電極
 BM: ブラックマトリクス
 PSV1: フィルタ
 ITO: 電極
 DL: ディアフランジ
 GI: ガスギャップ
 SUB1: 下部ガラス基板
 Cadd: カッジ電極
 AS: アシスト電極
 SD1: ライトディフューザー
 GT: ガス通路
 GL: 補助電極
 SUB2: 上部ガラス基板
 Cadd: カッジ電極
 ITO1: 電極
 ORII: 下部ORI
 ITOI: 電極
 PSVI: フィルタ
 d1, d2, d3, d4, d5, d6, d7, d8, d9, d10, d11, d12, d13, d14, d15, d16, d17, d18, d19, d20, d21, d22, d23, d24, d25, d26, d27, d28, d29, d30, d31, d32, d33, d34, d35, d36, d37, d38, d39, d40, d41, d42, d43, d44, d45, d46, d47, d48, d49, d50, d51, d52, d53, d54, d55, d56, d57, d58, d59, d60, d61, d62, d63, d64, d65, d66, d67, d68, d69, d70, d71, d72, d73, d74, d75, d76, d77, d78, d79, d80, d81, d82, d83, d84, d85, d86, d87, d88, d89, d90, d91, d92, d93, d94, d95, d96, d97, d98, d99, d100, d101, d102, d103, d104, d105, d106, d107, d108, d109, d110, d111, d112, d113, d114, d115, d116, d117, d118, d119, d120, d121, d122, d123, d124, d125, d126, d127, d128, d129, d130, d131, d132, d133, d134, d135, d136, d137, d138

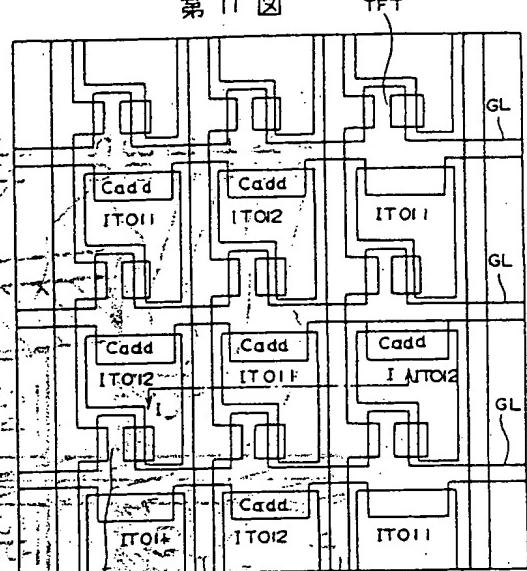
第7図 AR: フラッシュアレイ
X: 映像信号線
Y: 走査信号線
He, Ho: 映像信号回路
SUP: 電源回路



第10図



第11図



第12図

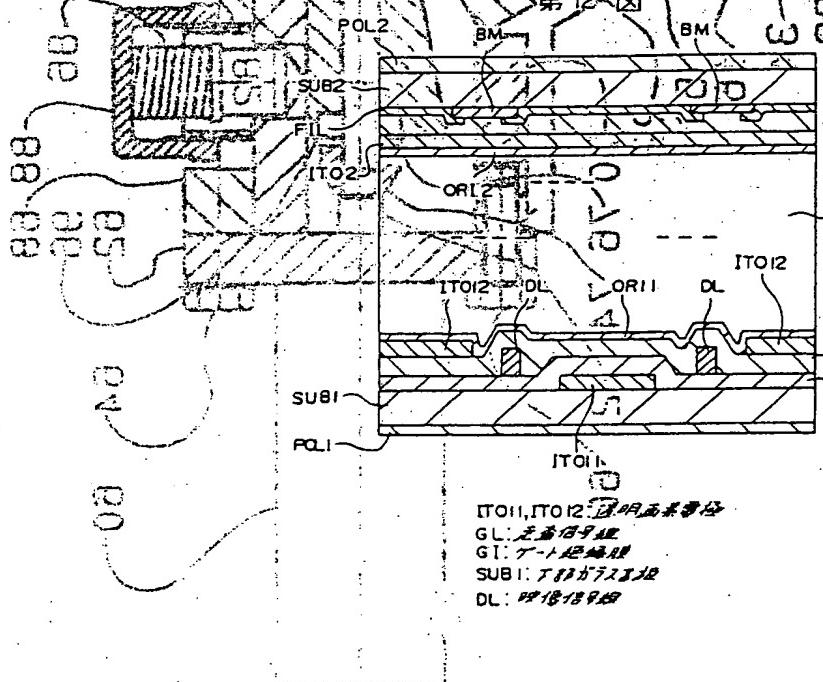


FIGURE 5